

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-150183
 (43)Date of publication of application : 02.06.1998

(51)Int.Cl.

H01L 27/148
 H04N 5/335

(21)Application number : 08-301444

(71)Applicant : SONY CORP

(22)Date of filing : 13.11.1996

(72)Inventor : TANAKA HIROAKI
 HIROTA ISAO

(30)Priority

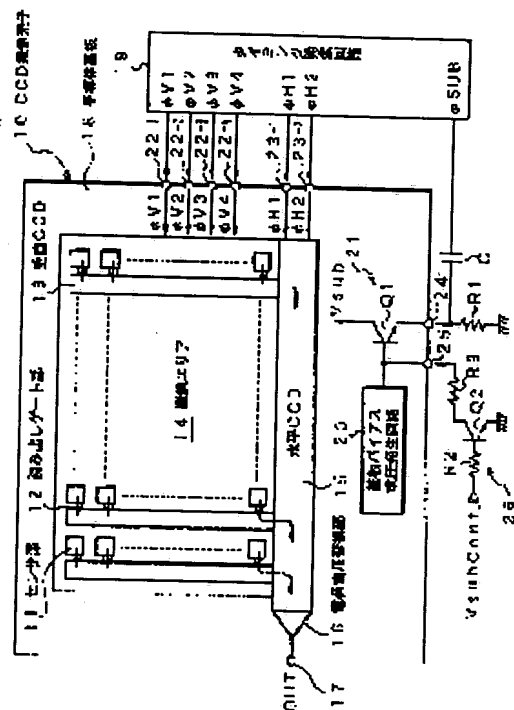
Priority number : 08249652 Priority date : 20.09.1996 Priority country : JP

(54) SOLID-STATE IMAGE SENSING DEVICE, ITS DRIVING METHOD AND CAMERA

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent the generation of such problems as to say that as one part of a saturation signal charge in each sensor part is emitted with an elapse of time between the time of when a mechanical shutter is closed and the time when a signal large is read out, the amount of the saturation signal charges in the sensor parts is decreased and the characteristics, such as an S/N and a dynamic range, of a solid-state image sensing device are deteriorated.

SOLUTION: In a CCD image pickup element 10 provided with sensor parts 11, which have a vertical over flow drain(OFD) structure, a substrate bias control signal VsubCont. is applied to a base of a bipolar transistor Q2 via a resistor R2 during at least the readout period of a signal charge and the transistor Q2 is turned on. Thereby, a potential in a base of a bipolar transistor Q1 constituting a clamping circuit 21 is reduced and a substrate bias Vsub, which is outputted from a substrate bias generating circuit 20, is reduced, whereby potential in the overflow barriers of the sensor parts 11 are made shallow.



LEGAL STATUS

[Date of request for examination] 11.06.2001
 [Date of sending the examiner's decision of rejection]
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number]
 [Date of registration]
 [Number of appeal against examiner's decision of rejection]
 [Date of requesting appeal against examiner's decision of rejection]
 [Date of extinction of right]

【特許請求の範囲】

【請求項1】 オーバーフロードレイン構造を持つ行列状に配列された複数のセンサ部およびこれらのセンサ部から読み出された信号電荷を転送する電荷転送部を有する固体撮像素子と、

所定の動作モード時に少なくとも信号電荷の読み出し期間において前記固体撮像素子のオーバーフロードレインバイアスを下げるべく駆動する駆動系とを備えたことを特徴とする固体撮像装置。

【請求項2】 前記駆動系は、前記オーバーフロードレインバイアスを下げる開始点を露光開始前とすることを特徴とする請求項1記載の固体撮像装置。

【請求項3】 前記駆動系は、前記オーバーフロードレインバイアスを下げる開始点を露光期間中とすることを特徴とする請求項1記載の固体撮像装置。

【請求項4】 前記駆動系は、前記オーバーフロードレインバイアスを下げる開始点を第1フィールドの信号電荷の読み出しから第2フィールドの信号電荷の読み出しまでの期間内とすることを特徴とする請求項1記載の固体撮像装置。

【請求項5】 前記駆動系は、前記オーバーフロードレインバイアスを下げる開始点を露光完了から信号電荷の読み出しまでの期間内とすることを特徴とする請求項1記載の固体撮像装置。

【請求項6】 オーバーフロードレイン構造を持つ行列状に配列された複数のセンサ部およびこれらのセンサ部から読み出された信号電荷を転送する電荷転送部を有する固体撮像素子を備えた固体撮像装置において、所定の動作モード時に少なくとも信号電荷の読み出し期間において前記固体撮像素子のオーバーフロードレインバイアスを下げることを特徴とする固体撮像装置の駆動方法。

【請求項7】 前記オーバーフロードレインバイアスを下げる開始点を露光開始前とすることを特徴とする請求項6記載の固体撮像装置の駆動方法。

【請求項8】 前記オーバーフロードレインバイアスを下げる開始点を露光期間中とすることを特徴とする請求項6記載の固体撮像装置の駆動方法。

【請求項9】 前記オーバーフロードレインバイアスを下げる開始点を第1フィールドの信号電荷の読み出しから第2フィールドの信号電荷の読み出しまでの期間内とすることを特徴とする請求項6記載の固体撮像装置の駆動方法。

【請求項10】 前記オーバーフロードレインバイアスを下げる開始点を露光完了から信号電荷の読み出しまでの期間内とすることを特徴とする請求項6記載の固体撮像装置の駆動方法。

【請求項11】 オーバーフロードレイン構造を持つ行列状に配列された複数のセンサ部およびこれらのセンサ部から読み出された信号電荷を転送する電荷転送部を有

する固体撮像素子と、所定の動作モード時に少なくとも信号電荷の読み出し期間において前記固体撮像素子のオーバーフロードレインバイアスを下げるべく駆動する駆動系とを備えた固体撮像装置と、

前記固体撮像素子の撮像エリアに対して入射光を導く光学系と、

前記光学系による前記固体撮像素子の撮像エリアへの光の入射を遮断して露光期間を決める遮光手段とを具備したことを特徴とするカメラ。

10 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、固体撮像装置およびその駆動方法、並びに撮像デバイスとして固体撮像装置を用いたカメラに関し、特にオーバーフロードレイン(OFD)構造を持つCCD(Charge Coupled Device)型固体撮像素子(以下、CCD撮像素子と称する)を用いた固体撮像装置およびその駆動方法、並びにメカニカルシャッタ等の遮光手段を備えたカメラに関する。

【0002】

20 【従来の技術】CCD撮像素子の読み出し方式として、図13に示すように、各画素において1/60秒(1フィールド相当期間)だけ信号電荷を蓄積し、各画素から読み出した信号電荷を垂直CCD中において垂直方向にて隣り合う2画素間で混合し、また混合する垂直2画素の組み合わせを奇数フィールドおよび偶数フィールドで変えることによってインターレース走査を実現するいわゆるフィールド読み出し方式と、図14に示すように、1/30秒の蓄積時間で奇数ラインの信号電荷と偶数ラインの信号電荷をフィールドごとに交互に読み出すいわゆるフレーム読み出し方式と、図15に示すように、各画素の信号電荷を垂直CCD中で混合せずに同一時刻に独立に読み出すいわゆる全画素読み出し方式とがある。

30 【0003】これらの読み出し方式のうち、フィールド読み出し方式は、各画素における信号電荷の蓄積時間が1/60秒であり、蓄積時間が1/30秒のフレーム読み出し方式と比較して半分であることから、動画像の撮像を良好に行うことができるため、ビデオカメラ等には適している。その反面、垂直方向において2画素間で信号電荷を混合しているために垂直解像度が低いという欠点がある。このため、垂直解像度も要求される電子スチルカメラでは、メカニカルシャッタを使用したフレーム読み出し方式、あるいは全画素読み出し方式が用いられている。

【0004】ところで、フレーム読み出し方式では、1枚(1フレーム)の画像を得るためには、2つのフィールドの信号が必要である。これに対し、電子スチルカメラのように1回の露光で1枚の画像を得る場合には、2つのフィールド間で画像を変化させないようにする必要があり、そのためには、露光完了後にメカニカルシャッタ等の遮光手段を用いて遮光する必要がある。

【0005】

【発明が解決しようとする課題】しかしながら、オーバーフロードレイン構造を持つCCD撮像素子において、露光完了後に遮光した場合、蓄積されている信号電荷のフェルミ準位とオーバーフローバリアのポテンシャル差が時間の経過とともに増加し、ある一定値になるまでオーバーフローバリアを越えて信号電荷の一部がオーバーフロードレインへ放出される。

【0006】このため、メカニカルシャッタを閉じてから信号電荷を読み出すまでの間に、時間の経過とともに飽和信号電荷量 Q_s が減少し、また第2フィールドでは、メカニカルシャッタを閉じてから信号電荷を読み出すまでの期間が第1フィールドの場合よりも1フィールド相当期間だけさらに長いので、飽和信号電荷量 Q_s がさらに減少し、第1フィールドと第2フィールドの飽和信号電荷量 Q_s に段差が生じることになる。これらの飽和信号電荷量 Q_s の減少は、 S/N やダイナミックレンジ等の特性を悪化させるので好ましくない。

【0007】本発明は、上記課題に鑑みてなされたものであり、その目的とするところは、露光完了から信号電荷の読み出しまでの期間に生ずる飽和信号電荷量の減少による S/N やダイナミックレンジ等の特性の悪化を防止した固体撮像装置およびその駆動方法並びにカメラを提供することにある。

【0008】

【課題を解決するための手段】本発明による固体撮像装置は、オーバーフロードレイン構造を持つ行列状に配列された複数のセンサ部およびこれらのセンサ部から読み出された信号電荷を転送する電荷転送部を有する固体撮像素子と、所定の動作モード時に少なくとも信号電荷の読み出し期間において固体撮像素子のオーバーフロードレインバイアスを下げるべく駆動する駆動系とを備えた構成となっている。

【0009】本発明による駆動方法は、オーバーフロードレイン構造を持つ行列状に配列された複数のセンサ部およびこれらのセンサ部から読み出された信号電荷を転送する電荷転送部を有する固体撮像素子を備えた固体撮像装置において、所定の動作モード時に少なくとも信号電荷の読み出し期間において固体撮像素子のオーバーフロードレインバイアスを下げるようにする。

【0010】本発明によるカメラは、オーバーフロードレイン構造を持つ行列状に配列された複数のセンサ部およびこれらのセンサ部から読み出された信号電荷を転送する電荷転送部を有する固体撮像素子と、所定の動作モード時に少なくとも信号電荷の読み出し期間において固体撮像素子のオーバーフロードレインバイアスを下げるべく駆動する駆動系とを備えた固体撮像装置と、固体撮像素子の撮像エリアに対して入射光を導く光学系と、この光学系による固体撮像素子の撮像エリアへの光の入射を遮断して露光期間を決める遮光手段とを具備した構成

となっている。

【0011】上記の構成において、遮光時には、センサ部の信号電荷の一部が時間の経過とともにオーバーフロードレインへ放出される。そこで、少なくとも信号電荷の読み出し期間において、この信号電荷の減少を見込んでオーバーフロードレインバイアスを下げる。これにより、遮光時に時間の経過とともに減少する前の飽和信号電荷量をその減少分を見込んで増加させることができる。その結果、所望の飽和信号電荷量を確保できる。

10 【0012】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照しつつ詳細に説明する。なお、本実施形態では、インターライン転送(1T)方式のCCD撮像素子に適用した場合を例に採って説明するものとする。

【0013】図1は、本発明に係る固体撮像装置の一例を示す概略構成図である。図1において、行(垂直)方向および列(水平)方向にマトリクス状に配列され、かつ入射光をその光量に応じた電荷量の信号電荷に変換して蓄積する複数のセンサ部11と、これらセンサ部11の垂直列ごとに設けられ、各センサ部11から読み出しゲート部12によって読み出された信号電荷を垂直転送する複数本の垂直CCD13とによって撮像エリア14が構成されている。

【0014】この撮像エリア14において、センサ部11は例えばPN接合のフォトダイオードからなっている。このセンサ部11に蓄積された信号電荷は、読み出しゲート部12に後述する読み出しパルスXSGが印加されることにより垂直CCD13に読み出される。垂直CCD13は、例えば4相の垂直転送クロック $\phi V1 \sim \phi V4$ によって転送駆動され、読み出された信号電荷を水平ブランキング期間の一部にて1走査線(1ライン)に相当する部分ずつ順に垂直方向に転送する。

【0015】ここで、垂直CCD13において、1相目および3相目の転送電極は、読み出しゲート部12のゲート電極を兼ねている。このことから、4相の垂直転送クロック $\phi V1 \sim \phi V4$ のうち、1相目の転送クロック $\phi V1$ と3相目の転送クロック $\phi V3$ が低レベル、中間レベルおよび高レベルの3値を採るように設定されており、その3値目の高レベルのパルスが読み出しゲート部12に与えられる読み出しパルスXSGとなる。

【0016】撮像エリア14の図面上の下側には、水平CCD15が配されている。この水平CCD15には、複数本の垂直CCD13から1ラインに相当する信号電荷が順次転送される。水平CCD15は、例えば2相の水平転送クロック $\phi H1, \phi H2$ によって転送駆動され、複数本の垂直CCD13から移された1ライン分の信号電荷を、水平ブランキング期間後の水平走査期間において順次水平方向に転送する。

【0017】水平CCD15の転送先の端部には、例えばフローティング・ディフュージョン・アンプ構成の電

荷電圧変換部16が設けられている。この電荷電圧変換部16は、水平CCD15によって水平転送されてきた信号電荷を順次電圧信号に変換して出力する。この電圧信号は、出力回路(図示せず)を経た後、被写体からの光の入射量に応じたCCD出力OUTとして、出力端子17から外部に出力される。

【0018】上述したセンサ部11、読み出しゲート部12、垂直CCD13、水平CCD15および電荷電圧変換部16等は半導体基板(以下、単に基板と称す)18上に形成される。以上により、インターライン転送方式のCCD撮像素子10が構成されている。このCCD撮像素子10を駆動するための4相の垂直転送クロック $\phi V1 \sim \phi V4$ および2相の水平転送クロック $\phi H1$ 、 $\phi H2$ は、タイミング発生回路19から発生される。

【0019】4相の垂直転送クロック $\phi V1 \sim \phi V4$ は、基板18上に形成された端子(パッド)22-1 \sim 22-4を介して垂直CCD13に供給される。2相の水平転送クロック $\phi H1$ 、 $\phi H2$ は、端子23-1、23-2を介して水平CCD15に供給される。タイミング発生回路19はさらに、これらの転送クロックの外に、センサ部11に蓄積された信号電荷を基板18へ掃き出すためのシャッタパルス ϕSUB などの各種のタイミング信号をも適宜発生する。

【0020】基板18上にはさらに、当該基板18をバイアスするバイアス電圧(以下、基板バイアスと称す) V_{sub} を発生するバイアス電圧発生回路20も形成されている。このバイアス電圧発生回路20で生成された基板バイアス V_{sub} は、トランジスタQ1を介して基板18に印加される。この基板バイアス V_{sub} の作用については、後で詳述する。

【0021】図2は、センサ部11の周辺の基板深さ方向の構造を示す断面図である。図2において、例えばN型の基板18の表面にP型のウェル領域31が形成されている。このウェル領域31の表面には N^+ 型の信号電荷蓄積領域32が形成され、さらにその上に P^+ 型の正孔蓄積領域33が形成されることにより、いわゆるHAD(正孔蓄積ダイオード)構造のセンサ部11が構成されている。

【0022】このセンサ部11に蓄積される信号電荷 e の電荷量は、図3のポテンシャル分布図に示すように、P型のウェル領域31で構成されるオーバーフローバリアOFBのポテンシャルバリアの高さによって決定される。すなわち、このオーバーフローバリアOFBは、センサ部11に蓄積される飽和信号電荷量 Q_s を決めるものであり、蓄積電荷量がこの飽和信号電荷量 Q_s を越えた場合に、その越えた分の電荷がポテンシャルバリアを越えて基板18側へ掃き出される。

【0023】以上により、いわゆる縦型オーバーフロードレイン構造のセンサ部11が構成されている。縦型オーバーフロードレイン構造においては、基板18がオー

バーフロードレインとなる。このセンサ部11において、飽和信号電荷量 Q_s は、デバイスのS/N特性、垂直CCD13の取り扱い電荷量などによって決定されるが、製造ばらつきにより、オーバーフローバリアOFBのポテンシャルがばらつくことになる。このオーバーフローバリアOFBのポテンシャルは、オーバーフロードレインバイアス、即ち先述した基板バイアス V_{sub} によって制御可能である。

【0024】センサ部11の横方向には、読み出しゲート部12を構成するP型領域34を介して N^+ 型の信号電荷転送領域35および P^+ 型のチャネルストップ領域36が形成されている。信号電荷転送領域35の下には、スミア成分の混入を防止するための P^+ 型の不純物拡散領域37が形成されている。さらに、信号電荷転送領域35の上方には、ゲート絶縁膜38を介して例えば多結晶シリコンからなる転送電極39が配されることにより、垂直CCD13が構成されている。転送電極39は、P型領域34の上方に位置する部分が、読み出しゲート部12のゲート電極を兼ねている。

【0025】垂直CCD13の上方には、転送電極39を覆うようにして層間膜40を介してA1(アルミニウム)遮光膜41が形成されている。このA1遮光膜41は、センサ部11において選択的にエッチング除去されており、外部からの光Lはこのエッチング除去によって形成された開口42を通してセンサ部11内に入射する。そして、基板18には、上述したように、センサ部11に蓄積される信号電荷の電荷量を決定する、即ちオーバーフローバリアOFBのポテンシャルを決める基板バイアス V_{sub} が印加されるようになっている。

【0026】基板バイアス V_{sub} は、図1に示す基板バイアス発生回路20において、デバイス個々の製造ばらつきに伴うセンサ部11におけるオーバーフローバリアOFB(図3を参照)のポテンシャルのばらつきを考慮してチップごとに最適値に設定され、バイポーラトランジスタQ1でインピーダンス変換された後基板18に与えられる。このバイポーラトランジスタQ1も、基板バイアス発生回路20と共に基板18上に形成されている。

【0027】一方、電子シャッタ動作時に、タイミング発生回路19から発生されるシャッタパルス ϕSUB は、コンデンサC8で直流カットされた後、端子24を介してバイポーラトランジスタQ1のエミッタに印加される。バイポーラトランジスタQ1は、シャッタパルス ϕSUB の低レベルを基板バイアス V_{sub} の直流レベルにクランプするためのクランプ回路21を構成している。端子24とグランドとの間には、抵抗R1が接続されている。

【0028】また、外部から与えられる基板電圧コントロール信号 $V_{subCont}$ は、抵抗R2を介してバイポーラトランジスタQ2のベースに印加される。この

バイポーラトランジスタQ2のエミッタは接地されており、そのコレクタは抵抗R3を介して端子25に接続されている。端子25には、バイポーラトランジスタQ1のベースが接続されている。バイポーラトランジスタQ2および抵抗R2、R3により、基板電圧コントロール信号VsubCont.に基づいて基板バイアスVsubを一時的に下げるべく駆動する駆動系26が構成されている。

【0029】すなわち、この駆動系26において、基板電圧コントロール信号VsubCont.が低レベルのときには、バイポーラトランジスタQ2がオフ状態にあるため、基板バイアス発生回路20で生成された基板バイアスVsubはそのままバイポーラトランジスタQ1を介して基板18に印加される。一方、基板電圧コントロール信号VsubCont.が高レベルになると、バイポーラトランジスタQ2がオン状態となり、バイポーラトランジスタQ1のベースを抵抗R3を介して接地するため、基板バイアス発生回路20で生成された基板バイアスVsubが、抵抗R3の抵抗値に応じた電位だけ低下する。

【0030】図4は、上記構成の本実施形態による固体撮像装置を撮像デバイスとして用いた本発明に係るカメラの概略構成図である。図4において、被写体（図示せず）からの光は、レンズ51等の光学系およびメカニカルシャッタ52を経てCCD固体撮像素子53の撮像エリアに入射する。メカニカルシャッタ52は、CCD固体撮像素子53の撮像エリアへの光の入射を遮断して露光時間を決めるためのものである。

【0031】CCD固体撮像素子53としては、先述した本実施形態に係るCCD固体撮像素子が用いられる。このCCD固体撮像素子53は、先述したタイミング発生回路19や駆動系26などを含むCCD駆動回路54によって駆動される。CCD固体撮像素子53の出力信号は、次段の信号処理回路55において、自動ホワイトバランス調整などの種々の信号処理が行われた後、撮像信号として外部に導出される。メカニカルシャッタ52の開閉制御、CCD駆動回路54の制御、信号処理回路55の制御などは、システムコントローラ56によって行われる。

【0032】次に、上記構成のカメラの基本的な動作について、図5のタイミングチャートを用いて説明する。

【0033】まず、シャッタ（図示せず）が押されると、これにตอบสนองして数msのパルス幅のトリガパルスTRIG.が発生し、その期間においてシャッタパルスφSUBが数個発生することで、全てのセンサ部11の信号電荷が基板18に掃き捨てられる。そして、ある一定の露光期間が経過すると、メカニカルシャッタ52が閉じ、例えばフレーム読み出しによって全画素の信号電荷を読み出す全画素読み出し期間に入る。

【0034】この全画素読み出し期間において、まず、

垂直CCD13の高速転送駆動によって垂直CCD13中の電荷が掃き出される。そして、垂直転送クロックφV1に読み出しパルスXSGが立つことで、第1フィールドの各画素の信号電荷が読み出される。第1フィールドの信号電荷の読み出し後、再び高速転送駆動によって垂直CCD13中の電荷が掃き出され、続いて垂直転送クロックφV3に読み出しパルスXSGが立つことで、第2フィールドの各画素の信号電荷が読み出される。

【0035】その後、メカニカルシャッタ52が開き、高速撮像期間に移行する。この高速撮像期間では、撮像中の画像をモニタに映し出すモニタリングや、アイリス（図示せず）の開度を制御することによって露光を調整する自動アイリス制御や、レンズ51の光軸方向の位置を制御することによって焦点を調整する自動フォーカス制御や、ホワイトバランスをとる自動ホワイトバランス制御などの各種の自動制御が行われる。

【0036】さて、課題の項で述べたように、露光完了から信号電荷の読み出しまでの間には、センサ部11の飽和信号電荷の一部が時間の経過とともに放出されることによって飽和信号電荷量Qsが減少する。この露光完了から信号電荷の読み出しまでの期間と飽和信号電荷量Qsの関係を図6に示す。この飽和信号電荷量Qsの減少によるS/Nやダイナミックレンジ等の特性の悪化を防ぐには、飽和信号電荷が時間の経過とともに飽和されないだけの十分なポテンシャルバリア差を確保すれば良い訳であるが、この飽和信号電荷量Qsは、CCD固体撮像素子10の垂直CCD13の取扱い電荷量やブルーミング特性等によって決定されるため、当該ポテンシャルバリア差を確保するのは困難である。

【0037】また、先述した基板バイアスVsubを下げて、時間の経過とともに減少する前の飽和信号電荷量Qsをその減少分を見込んで予め増加させることによって、飽和信号電荷量Qsの減少によるS/Nやダイナミックレンジ等の特性の悪化を防ぐことができる。ここで、図5において、基板バイアスVsubを全ての期間で変えた場合、全画素読み出し期間では、露光期間に垂直CCD13の取扱い電荷量以上の信号やブルーミング等の成分が発生しても、掃き出し期間にて掃き捨てられ、またメカニカルシャッタ52が閉じていることから、上記成分が信号出力中に発生しないため問題とはならない。

【0038】これに対し、モニタリングや、自動アイリス制御／自動フォーカス制御／自動ホワイトバランス制御等の自動制御などに用いる高速撮像期間では、メカニカルシャッタ52が開いているので、垂直CCD13の取扱い電荷量以上の信号やブルーミング等の成分が発生し、これを掃き捨てる期間も無いため問題となってしまう。そこで、本発明では、少なくとも信号電荷の読み出し期間、即ち全画素読み出し期間において基板バイアスVsubを下げるにより、飽和信号電荷量Qsをそ

の減少分を見込んで予め増加させるようにしている。

【0039】この基板バイアス V_{sub} を下げるための制御信号、即ち先述した基板バイアスコントロール信号 $V_{subCont}$ は、例えばシステムコントローラ56から出力される。基板バイアスコントロール信号 $V_{subCont}$ をタイミング発生回路19から出力することも可能である。この基板バイアスコントロール信号 $V_{subCont}$ が、図1のバイポーラトランジスタ Q_2 のベースに抵抗 R_2 を介して印加されることにより、先述したように、抵抗 R_3 の抵抗値に応じた電位だけ基板バイアス V_{sub} が低下する。この低下分は、センサ部11におけるオーバーフローバリア OFB （図3を参照）の遮光時のポテンシャル低下分を見込んで設定される。

【0040】このように、少なくとも全画素読み出し期間において、基板バイアス V_{sub} を下げることにより、その低下した分だけセンサ部11におけるオーバーフローバリア OFB のポテンシャルが浅くなり、遮光時に時間の経過とともに減少する前の飽和信号電荷量 Q_s をその減少分を見込んで増加させることができるため、飽和信号電荷量 Q_s を向上できる。したがって、飽和信号電荷量 Q_s の減少による S/N やダイナミックレンジ等の特性の悪化を防ぐことができる。

【0041】以下に、基板バイアス V_{sub} を下げる開始タイミングの4つの具体例について、図8～図10のタイミングチャートを用いて説明する。

【0042】先ず、図8に示す具体例1では、基板バイアス V_{sub} を下げる開始点を露光開始前としている。これによれば、露光期間も含めた全ての期間での飽和信号電荷量 Q_s の減少を補うことが可能となる。したがって、ストロボ光のような露光期間中の一部の期間で飽和してしまう信号にも対応可能となる。なお、図8において、基板バイアスコントロール信号 $V_{subCont}$ を露光完了前から数 ms 前としているのは、図7に示すように、基板バイアスコントロール信号 $V_{subCont}$ が印加されてから基板バイアス V_{sub} が実際に下がるのに、図1の抵抗 R_1 の抵抗値とコンデンサ C の容量値で決まる時定数によって数 ms の時間を要するためである。

【0043】次に、図9に示す具体例2では、基板バイアス V_{sub} を下げる開始点を露光期間中としている。これによれば、メカニカルシャッタ52を閉じている期間での飽和信号電荷量 Q_s の減少を補うことが可能となる。ここで、図8の場合のように、基板バイアス V_{sub} を下げる開始点を露光開始前としないことによる利点は、図中のトリガ信号 $TRIG$ がONした状態（カメラのシャッタが押された状態）からメカニカルシャッタ52が閉じる（露光完了）までの期間が速くなることである。

【0044】図10に示す具体例3では、基板バイアス

V_{sub} を下げる開始点を第1フィールドの信号電荷の読み出しから第2フィールドの信号電荷の読み出しまでの期間内としている。これによれば、第1フィールドの信号電荷を読み出すまでに飽和信号電荷量 Q_s が減少してしまうものの、第2フィールドの飽和信号電荷量 Q_s の減少を防ぐことができる。したがって、従来技術で問題となっていた第1フィールドと第2フィールドの飽和信号電荷量 Q_s の違い（段差）を無くすることが可能となる。

10 【0045】図11に示す具体例4では、基板バイアス V_{sub} を下げる開始点を露光完了から信号電荷の読み出しまでの期間内としている。これによれば、一部飽和信号電荷量 Q_s が減少してしまう期間があるものの、露光期間中において基板バイアス V_{sub} を下げたことにより発生するブルーミング等の成分が減少し、露光完了直後に行う掃き出し期間での掃き捨てがよりし易くなる。

20 【0046】なお、上記実施形態においては、フレーム読み出し方式を例にとりて説明したが、信号電荷の読み出し方式はフィールド読み出し方式や全画素読み出し方式であっても構わない。また、遮光手段としてメカニカルシャッタ52を用いたが、メカニカルシャッタ52に限定されるものではなく、液晶シャッタ等の他の遮光手段であっても良く、さらには、例えばストロボ光のように光源が一度光ってから一定期間に亘って暗くなるようなものを撮像するときのように、遮光しないような場合にも本発明を適用しても良い。

30 【0047】また、上記実施形態では、基板バイアス発生回路20およびクランプ回路21がCCD固体撮像素子10の内部に設けられた場合において、クランプ回路21の入力端（バイポーラトランジスタ Q_1 のベース）を抵抗 R_3 を介して接地するか否かを基板バイアスコントロール信号 $V_{subCont}$ によって選択的に切り替えることにより、少なくとも信号電荷の読み出し期間で基板バイアス V_{sub} を下げる構成としたが、基板バイアス発生回路20およびクランプ回路21がCCD撮像素子10の外部に設けられた場合にも同様に適用することが可能である。

40 【0048】この場合の構成を図12に示す。図12において、CCD撮像素子10'の基本的な構成は先の実施形態に係るCCD撮像素子10と同じである。このCCD撮像素子10'の外部には、基板バイアス V_{sub} を発生する基板バイアス発生回路27が設けられている。この基板バイアス発生回路27で発生された基板バイアス V_{sub} は、クランプ回路28を構成するバイポーラトランジスタ Q_3 のベースに印加される。

【0049】バイポーラトランジスタ Q_3 のコレクタは端子29に接続され、そのエミッタは抵抗 R_4 を介して接地されている。これにより、基板バイアス V_{sub}

は、バイポーラトランジスタ Q_1 でインピーダンス変換

された後、端子29を介して基板18に与えられる。一方、タイミング発生回路19で発生されるシャッタパルス ϕ SUBは、コンデンサCで直流カットされた後、バイポーラトランジスタQ3のエミッタに印加される。このとき、シャッタパルス ϕ SUBはバイポーラトランジスタQ3によってその低レベルが基板バイアス V_{sub} の直流レベルにクランプされる。

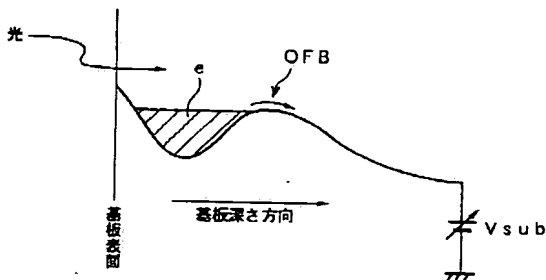
【0050】このように、基板バイアス発生回路27およびクランプ回路28がCCD撮像素子10'の外部に設けられた固体撮像装置において、基板バイアス V_{sub} を下げるには、基板バイアス発生回路27に対して基板バイアス V_{sub} 自体を一定期間だけ下げるためのタイミング信号を与えるとともに、このタイミング信号が与えられたら、基板バイアス発生回路27から通常よりも一定の電位だけ低い基板バイアス V_{sub} が上記一定期間に亘って出力される構成とすれば良い。また、基板バイアス V_{sub} を下げる開始タイミングについては、先述した実施形態に係る具体例1~4の場合と同様に設定すれば良い。

【0051】なお、上記実施形態では、縦型オーバーフロー dren構造を持つCCD撮像素子に適用し、少なくとも信号電荷の読み出し期間においてオーバーフロー drenとなる基板18に印加する基板バイアス V_{sub} を下げるようにした場合について説明したが、横型オーバーフロー dren構造を持つCCD撮像素子にも同様に適用可能であり、この場合には、少なくとも信号電荷の読み出し期間において直接オーバーフロー drenバイアスを下げるようにすれば良い。

【0052】

【発明の効果】以上説明したように、本発明によれば、センサ部がオーバーフロー dren構造を持つ固体撮像素子において、少なくとも信号電荷の読み出し期間において固体撮像素子のオーバーフロー drenバイアスを下げるようにしたことにより、遮光時に時間の経過とともに減少する前の飽和信号電荷量をその減少分を見込んで増加させることができるので、露光完了から信号電荷の読み出しまでの期間に生ずる飽和信号電荷量の減少に

【図3】



センサ部の基板深さ方向のポテンシャル分布図

よるS/Nやダイナミックレンジ等の特性の悪化を防止することが可能となる。

【図面の簡単な説明】

【図1】本発明に係る固体撮像装置の概略構成図である。

【図2】センサ部周辺の断面構造図である。

【図3】センサ部の基板深さ方向のポテンシャル分布図である。

【図4】本発明に係るカメラの概略構成図である。

【図5】基本的な動作を説明するためのタイミングチャートである。

【図6】露光完了から読み出しまでの期間と飽和信号電荷量 Q_s との関係を示す特性図である。

【図7】基板バイアス制御時のタイミングチャートである。

【図8】具体例1の場合のタイミングチャートである。

【図9】具体例2の場合のタイミングチャートである。

【図10】具体例3の場合のタイミングチャートである。

【図11】具体例4の場合のタイミングチャートである。

【図12】本発明の変形例を示す概略構成図である。

【図13】フィールド読み出し方式の説明図である。

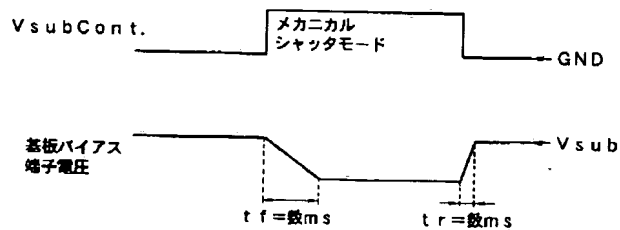
【図14】フレーム読み出し方式の説明図である。

【図15】全画素読み出し方式の説明図である。

【符号の説明】

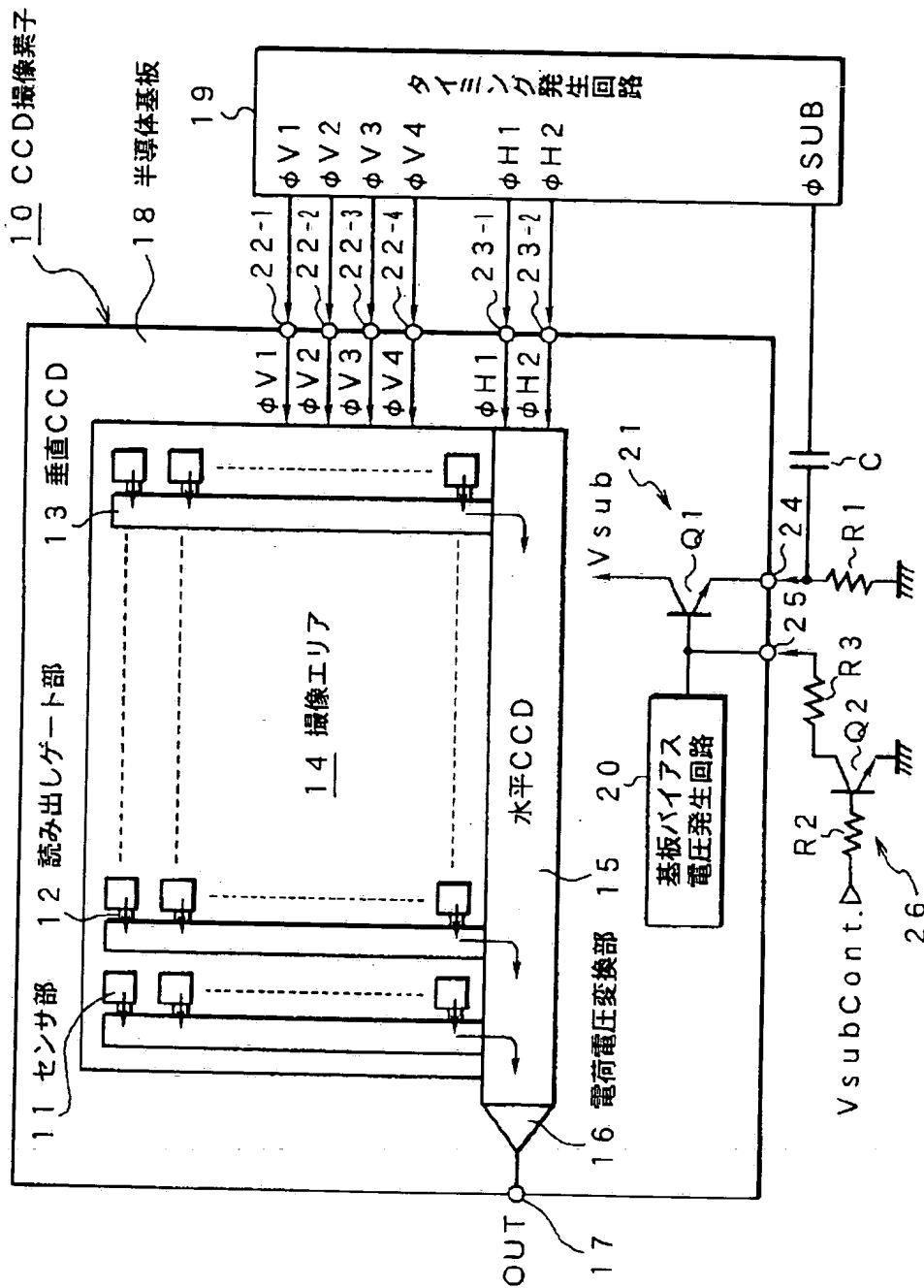
10, 10' CCD撮像素子 11 センサ部
13 垂直CCD
14 撮像エリア 15 水平CCD 16 電荷
30 電圧変換部
18 半導体基板 19 タイミング発生回路
20, 27 基板バイアス発生回路 21, 28 ク
ランプ回路
52 メカニカルシャッタ 56 システムコントロ
ーラ
 ϕ SUB シャッタパルス V_{sub} 基板バイアス
 $V_{subCont.}$ 基板バイアスコントロール信号

【図7】



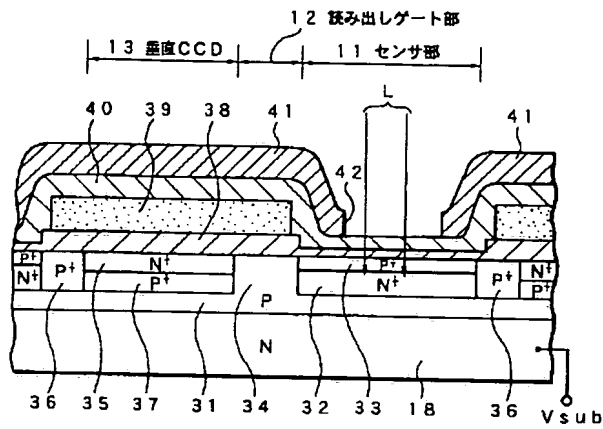
基板バイアス制御時のタイミングチャート

【図1】



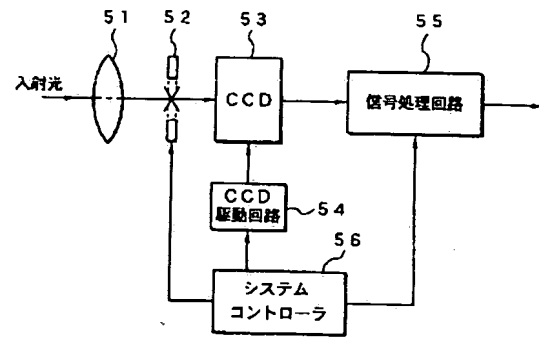
本発明に係る固体撮像装置の概略構成図

【図2】



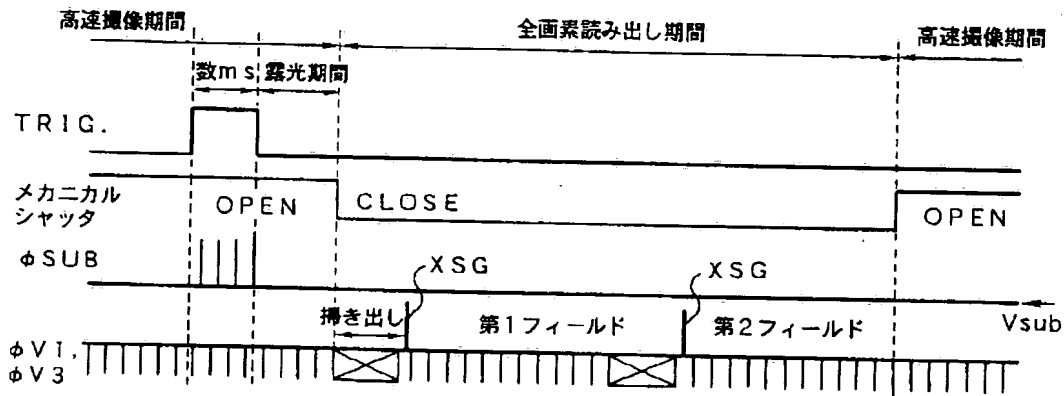
センサ部周辺の断面構造図

【図4】



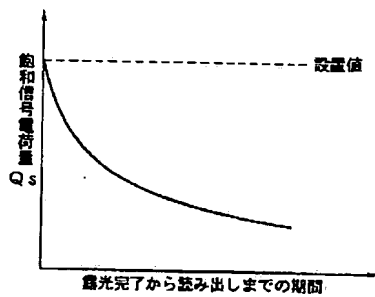
本発明に係るカメラの概略構成図

【図5】



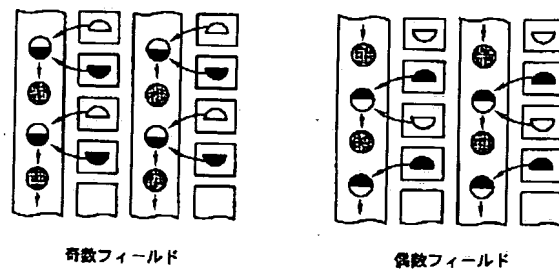
基本的な動作を説明するためのタイミングチャート

【図6】



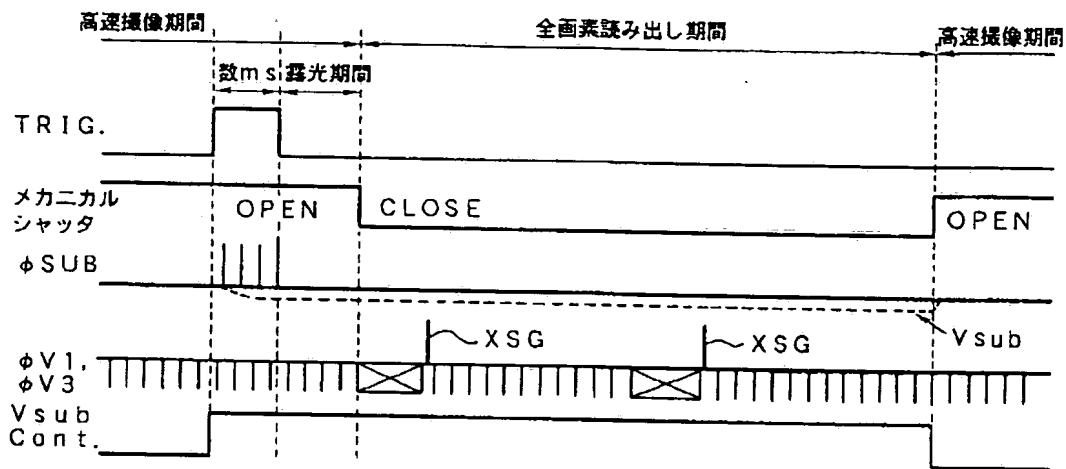
露光完了から読み出しまでの期間と飽和信号電荷量の特徴図

【図13】



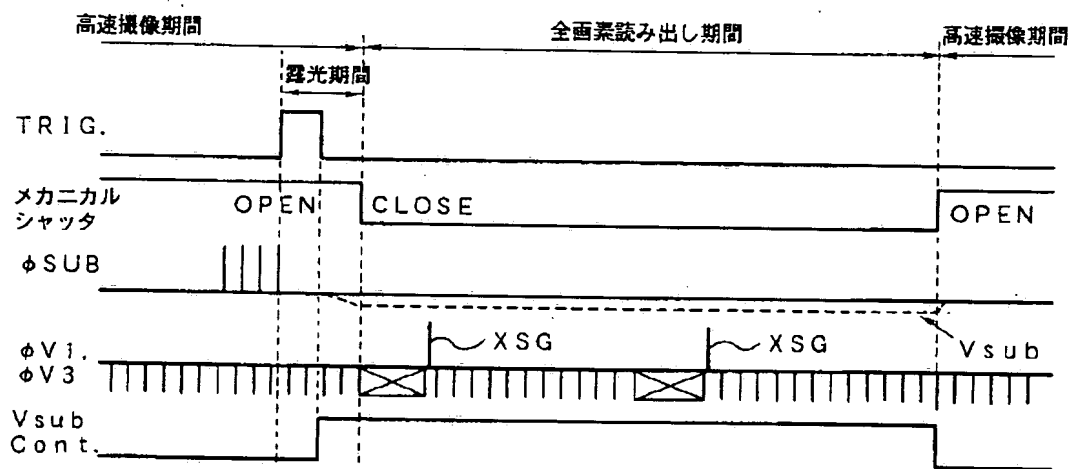
フィールド読み出し方式の説明図

【図8】



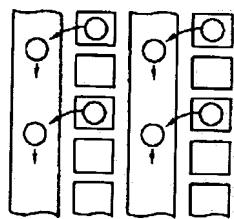
具体例1の場合のタイミングチャート

【図9】

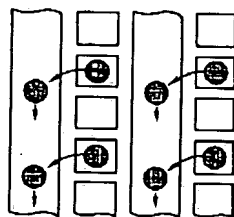


具体例2の場合のタイミングチャート

【図14】

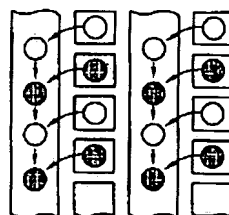


奇数フィールド



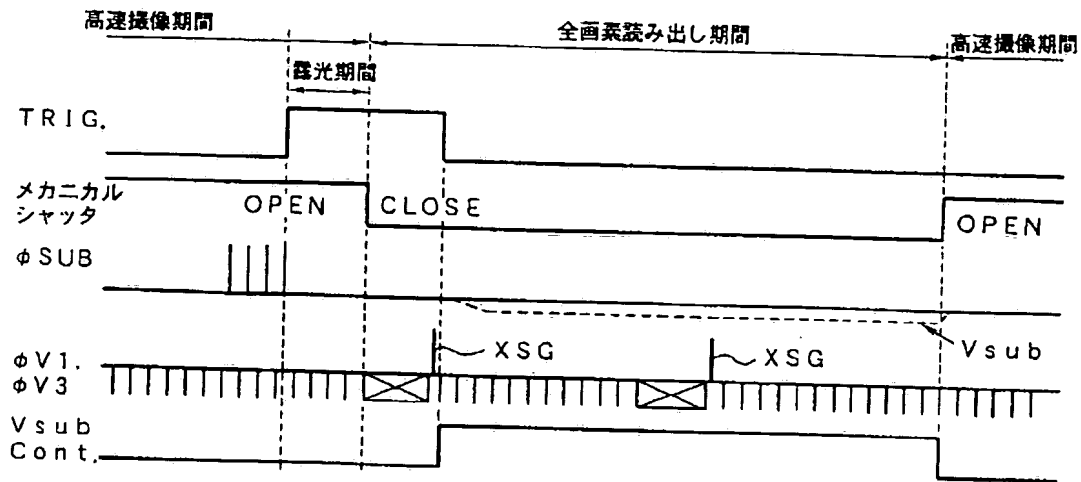
偶数フィールド

【図15】



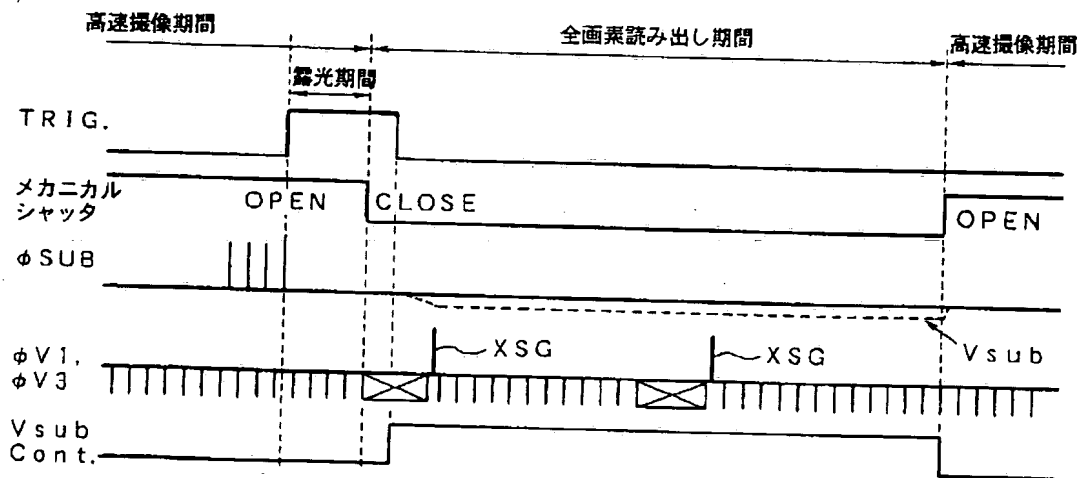
全画素読み出し方式の説明図

【図10】



具体例3の場合のタイミングチャート

【図11】



具体例4の場合のタイミングチャート

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☒ **FADED TEXT OR DRAWING**

☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☒ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning these documents will not correct the image
problems checked, please do not report these problems to
the IFW Image Problem Mailbox.**